

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-221281

(43)Date of publication of application : 29.09.1987

(51)Int.Cl.

H04N 5/66
G09G 1/04
G09G 3/36

(21)Application number : 61-063930

(71)Applicant : NIPPON TELEGR & TELEPH CORP <NTT>

(22)Date of filing : 24.03.1986

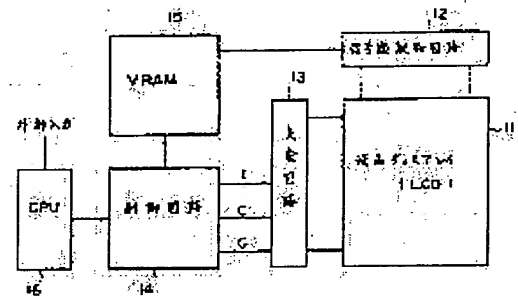
(72)Inventor : KIMURA KAZUO
SAKAI SHIGENOBU
KODA SHIGETO

(54) IMAGE DISPLAY SYSTEM

(57)Abstract:

PURPOSE: To insure the picture quality interference against arising if a display quickly changes by controlling the jump ratio of a jump scan with the aid of a signal specifying a speed that the displayed contents change.

CONSTITUTION: According to an external input control signal instructing whether scrolling is executed or not a CPU 16 modifies a read top address in a VRAM 15 storing a display signal and scrolls an image displayed on a liquid crystal display 11. When a control circuit 14 receives the signal instructing the execution of scrolling, it supplies a control signal to a scan circuit 13 so as to execute the jump scan with a low ratio. When receiving the signal to deny scrolling, the control circuit 14 inputs the control signal to the scan circuit 13 so as to execute the jump scan with a great scan ratio. Thus a scan is modified when a displayed changes quickly so that the picture quality interference will not occur.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁(J P)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-221281

⑬ Int. Cl. 4

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)9月29日

H 04 N 5/66
G 09 G 1/04
3/36

1 0 2

B-7245-5C
8121-5C
8621-5C

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 画像表示方式

⑯ 特 願 昭61-63930

⑰ 出 願 昭61(1986)3月24日

⑱ 発 明 者 木 村 一 夫 武蔵野市緑町3丁目9番11号 日本電信電話株式会社電子機構技術研究所内
⑲ 発 明 者 酒 井 重 信 武蔵野市緑町3丁目9番11号 日本電信電話株式会社電子機構技術研究所内
⑳ 発 明 者 幸 田 成 人 武蔵野市緑町3丁目9番11号 日本電信電話株式会社電子機構技術研究所内
㉑ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号
㉒ 代 理 人 弁理士 星野 恒司 外1名

明 細 書

1. 発明の名称 画像表示方式

2. 特許請求の範囲

飛び越し走査を行なう画像表示方式において、単位時間内の表示内容の変化の回数 K (K は0以上の整数)が所定の表示内容の変化の回数 K_0 (K_0 は0より大きい整数)より小さな場合は、前記飛び越し走査の飛び越し比を $n:1$ (n は1以上の整数)とし、前記 K が所定の表示内容の変化の回数 K_0 より大きい場合、前記飛び越し走査の飛び越し比を $m:1$ (m は2以上の整数)とし、 m は n よりも小さくなるように前記飛び越し走査の飛び越し比を前記 K に応じて切り換えることを特徴とする画像表示方式。

3. 発明の詳細な説明

(発明の属する技術分野)

本発明は、飛び越し走査を適用した画像表示方式に関するものである。

(従来の技術)

従来のCRT等の画像表示方式では、表示データ転送速度を低減化するため飛び越し走査が用いられている。

第4図は従来の飛び越し走査を説明するための図であり、NTSC方式のテレビにおける2:1飛び越し走査の走査方法を示す。

偶数フィールドでは、偶数番めの走査線を走査し、奇数フィールドでは、奇数番めの走査線を走査している。これにより、人間の目に画質の妨害を与えずにテレビに送る表示データの転送速度を飛び越し走査を用いない場合に比べ1/2に低下している。

この例は、走査線1本隔きの走査であるが、2本隔き、3本隔きの走査(それぞれ飛び越し比3:1、4:1飛び越し走査と呼んでいる)も可能である。

このように飛び越し比 $N:1$ の飛び越し走査を行なうと、フィールド周波数一定の条件下ではフレーム周波数は $1/N$ に低減できる。

しかし、飛び越し比の大きな飛び越し走査を行

ないフレーム周波数の低減を図ると、走査線が間引かれているため、フリッカや横線が上下に動いて見えるラインクローリングと呼ばれる画質妨害が現われ使用できなくなる(西沢台次：インターレースの視覚効果、テレビジョン学会視覚研究委員会資料25-3号、昭和46年9月20日)。

上記の飛び越し走査は、表示を保持できるメモリ型表示装置に適用すると、表示が保持されるためフリッカやラインクローリングなどの画質妨害が生じにくくなり効果がより大である。

第5図はメモリ型表示装置の代表例であるアクティブマトリックス型液晶ディスプレイ(LCD)の構成図を示す。

1は薄膜トランジスタ(TFT)、2は表示信号蓄積用コンデンサ、3は液晶表示素子であり、TFT1のソースは信号線4に、ゲートは走査線5に接続されている。

これらをマトリックス状に配列して表示パネルを構成している。

走査線に電圧が印加されると、走査線に接続さ

れているTFT1は導通となり、表示信号電圧は信号線を介して表示信号蓄積用コンデンサ2に蓄えられる。

従って、上記表示信号電圧がTFT1のリーク電流により失われるまで、液晶は表示信号に応じた電圧が印加され「明」、「暗」を表示する。

この表示を保持している時間は、通常のCRTに用いている蛍光体の残光時間より100倍程度長い(100ms程度)。従って、アクティブマトリックス型LCDでは、CRTに比べて、より飛び越し比の大きな飛び越し走査で走査し、フレーム周波数を低減しても画質妨害は生じにくい。

すなわち、アクティブマトリックス型LCDのようなメモリ型の表示装置においては、飛び越し比を大きくし、フレーム周波数を大幅に低減できる。

しかしながら、表示の内容が高速に変化するスクロール等を行なう画像表示の場合では、飛び越し比の大きな飛び越し走査を行ない、フレーム周波数を大幅に低減すると、前フィールドの表示が

保持されるため、表示が尾を引いて見える残像現象が顕著に現われる。このため、飛び越し比の大きな飛び越し走査は行なえないという欠点がある(滝川啓：ドット・ラインインターレースとフィールドリピートの画質比較、テレビジョン学会全国大会予稿、1978)。

(発明の目的)

本発明の目的は、表示を保持できるメモリ型画像表示装置における残像等の画質妨害のない新規な飛び越し走査駆動方式を提供することにある。

(発明の構成)

(発明の特徴と従来技術との差異)

本発明は、外部入力から得られる表示の内容の変化を指示する制御信号によって、飛び越し比の大きな飛び越し走査駆動方式(例えば、飛び越し比8:1あるいは、4:1など)と、小さな飛び越し走査駆動方式(例えば、飛び越し比2:1あるいは、1:1など)とを切り換えて使用することを最も主要な特徴とする。

従来の、フレーム周波数や飛び越し比の固定さ

れた飛び越し走査だけしか使用できない駆動方式とは、表示の内容の変化を指示する信号によってフレーム周波数や飛び越し比を切り換えて使用することが異なる。

(実施例)

第1図は、本発明の一実施例の構成を示す図であり、制御回路の構成が表示内容の変化を指示する制御信号を受信する回路と複数の飛び越し走査方式を実現できる回路を有していることが従来の構成とは異なる。

11は液晶ディスプレイ(LCD)であり、基本的構造・構成は従来の第5図に示したものと同一である。

12はLCD11に表示信号を供給する信号線駆動回路であり、その出力はLCDの信号線に接続されている。

13は走査回路であり、その出力はLCDの走査線に接続されている。

走査回路13は、第2図に示すようなシフトレジスタとゲート回路から構成されている。

14は制御回路であり、走査回路13の飛び越し走査方法を制御する入力信号I、シフトクロックC、ゲート信号Gを供給する。

15は一面像の表示信号を記憶しているVRAM(ビデオメモリ)である。VRAM15からは表示信号が周期的に読み出され、信号線駆動回路12に供給されている。

16はこの画像表示装置全体を制御するCPUである。

次に、上記回路の動作について説明する。

通常、画像表示装置はVRAM15内の表示信号を周期的に読み出して表示している。飛び越し走査を行なう場合には、VRAMに送り出されるアドレスは、飛び越し走査に適合し、正常な表示が得られるようにCPU16で計算される。

画像のスクロールは、外部入力であるスクロールを行なうか行なわないかを指示する制御信号により、CPU16の制御によって表示信号を記憶しているVRAM15の読み出し先頭アドレスを変更することにより行なう。

る。

スクロールを行なわないことを指示する信号を受信したときは、制御回路は飛び越し比の大きな飛び越し走査(例えば、飛び越し比 $n:1$ 、 n は8あるいは4など。ただし $n>m$)を行なうように走査回路に入力信号I、シフトクロックC、ゲート信号Gを供給する。

第3図は本発明を説明するためのタイミング図であり、走査回路に供給されるI、C、Gの各信号のタイミング図を示す。

飛び越し走査を行なわない従来の走査法では、入力信号Iによりシフトレジスタに入力された信号がシフトクロックCにより順次シフトされる。

この時、ゲート信号Gが第3図G1のように高レベルであれば、シフトレジスタの出力はそのままC/D11の走査線に供給されるため、上方から下方に走査線が順次走査される。

また、第3図G2のタイミングのように、シフトクロックCの1クロックおきにGを高電圧にすると、走査線は、1本おきに走査され2:1飛び

このように画像のスクロールを行なうと単位時間内の表示の内容の変化は、外部入力であるスクロールを行なうか行なわないかを指示する制御信号の単位時間内の回数によって変化する。

このため、本実施例では、外部入力であるスクロールを行なうか行なわないかを指示する信号を、表示の内容の変化を指示する制御信号として用いている。

このほか、直接VRAM15に書き込む回数をカウントし、単位時間内の表示内容の変化の回数を指示する制御信号として用いることもできる。

この単位時間内の表示内容の変化の回数を指示する制御信号を制御回路14に伝達し、これによって飛び越し走査駆動法を切り換えている。その方法を以下に示す。

スクロールを行なうことを指示する信号を受信したときは、制御回路は飛び越し比の小さな飛び越し走査(例えば、飛び越し比 $m:1$ 、 m は2あるいは1など)を行なうように走査回路に入力信号I、シフトクロックC、ゲート信号Gを供給す

越し走査が実現できる。

同様に第3図G3のタイミングのようにシフトクロックCの2クロック毎にGを高電圧にすると3:1飛び越し走査が実現できる。

すなわち、本実施例のような回路構成をとると、ゲート信号Gを制御するだけで任意の飛び越し比の飛び越し走査が可能となる。

このように、任意の飛び越し走査が可能のため表示の内容の変化を表示する信号の有無に応じて、容易に変更できる。

表示の内容の変化を指示する信号の有無に応じてどのような飛び越し比で走査するかは、それぞれの表示装置の表示特性に適合するように、例えば表示の内容の変化を指示する信号を受信したときは飛び越し比2:1の飛び越し走査を、受信しないときは飛び越し比8:1の飛び越し走査を行なうと予め設定しておけばよい。

ここでは、飛び越し走査の状態を、表示の内容の変化を指示する信号を受信したときとしなく、きの二段階に分けた場合について説明したが、単

位時間内の表示内容の変化の回数によって複数段階に分けることも可能である。

このような場合では、飛び越し走査の飛び越し比を複数設け、単位時間内の表示内容の変化の回数に応じて飛び越し比を切り換えればよい。

従って、本発明によれば、表示の高速な変化を伴うスクロール等を行なう場合に、自動的に画質妨害が生じないように走査法が変更されるため、従来の技術に比べ大幅に画質の良い表示が可能である。

また、従来の駆動法と比較して駆動周波数が大幅に低下できることより、駆動回路の消費電力も大幅に低減できる。

(発明の効果)

以上説明したように、本発明によれば、表示の内容の変化の速度を指示する信号によって飛び越し比を制御しているため、表示の内容の変化に応じた最適な飛び越し比の飛び越し走査が可能である。このため、静止画表示の多い画像表示装置では、画質の劣化を生ぜずに平均的に飛び越し比の

大きい飛び越し走査が可能であり、従来と比較してフレーム周波数が低減でき、表示データ転送速度が大幅に低減できる。

従って、画像表示装置の消費電力や周辺回路のコストが大幅に低減できる利点がある。特に、大面積・高精細な画像表示装置では、その表示容量が大きいため、従来技術では、必要な表示データ転送速度が数百 Mb/s 以上にもなり、装置の価格を上げる大きな要因となっている。

それに比較して本発明では、表示データ転送速度を飛び越し比分の一に低減できる。従って、大面積・高精細な画像表示装置への本発明の適用は、効果が大きい。

4. 図面の簡単な説明

第1図は本発明の一実施例の構成を示す図、第2図は本発明を説明するための走査回路の回路図、第3図は本発明を説明するためのタイミング図、第4図は従来の飛び越し走査を説明するための図、第5図はアクティブマトリックス型LCDの構成を説明する図である。

- 1…TFT、2…表示信号蓄積用コンデンサ、
3…液晶表示素子、4…信号線、5…走査線、
11…液晶ディスプレイ、12…信号線駆動回路、
13…走査回路、14…制御回路、15…VRAM、
16…CPU。

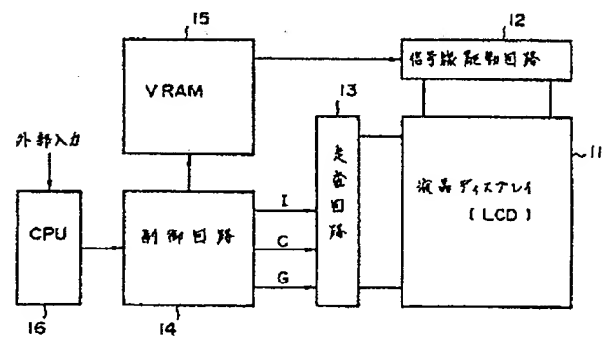
特許出願人 日本電信電話株式会社

代理人 星野恒司

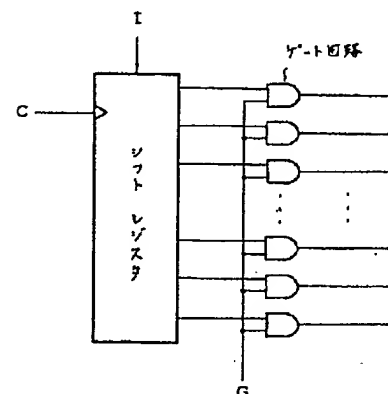
岩上界



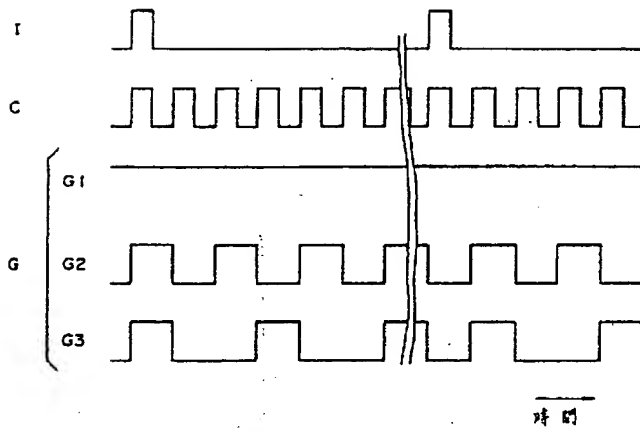
第1図



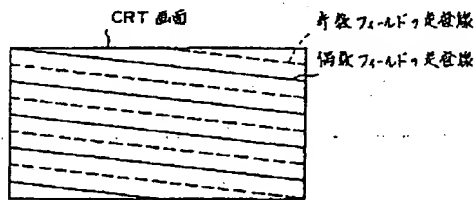
第2図



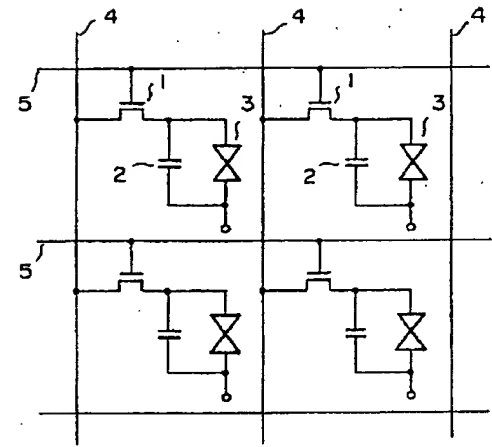
第 3 図



第 4 図



第 5 図



- 1 ... TFT
- 2 ... 表示信号蓄積用コンデンサ
- 3 ... 液晶表示素子
- 4 ... 信号線
- 5 ... 走査線

THIS PAGE BLANK (USPTO)